

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-164368

(43)Date of publication of application : 19.06.2001

(51)Int.Cl.

C23C 16/44
H01L 21/3065
H01L 21/31
H05H 1/00
H05H 1/46

(21)Application number : 11-348928

(71)Applicant : SEMICONDUCTOR LEADING EDGE
TECHNOLOGIES INC

(22)Date of filing : 08.12.1999

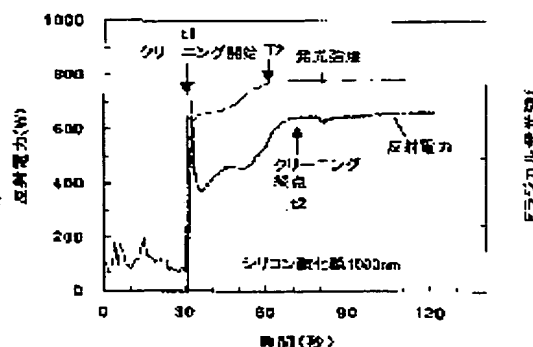
(72)Inventor : HIRASE MASAKI
TOMIYAMA TOMOHIKO

(54) CHAMBER CLEANING METHOD FOR PLASMA CVD SYSTEM AND PLASMA CVD SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To highly retain the working ratio and throughput of a semiconductor fabricating equipment and also to prevent the reduction of the yield of a semiconductor system, in chamber cleaning for a plasma CVD system having a fixed high-frequency matching circuit, at the time of cleaning depositions on the inner wall of the system, by fixing the opening degree of a CVD chamber pressure control valve, then monitoring the change in the reflecting electric power of high-frequency electric power to detect the end point of the cleaning and executing the cleaning for a suitable time.

SOLUTION: In a plasma CVD system having a fixed high-frequency matching circuit, at the time of cleaning depositions on the inner wall of a chamber, the opening degree of a CVD chamber pressure control valve is fixed, and then, the reflecting electric power of high-frequency electric power is monitored, by which the end point of the cleaning is detected.



LEGAL STATUS

[Date of request for examination]

25.01.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3084024

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-164368

(P2001-164368A)

(43) 公開日 平成13年6月19日 (2001.6.19)

(51) Int.Cl.⁷

識別記号

F I

テームト^{*} (参考)

C 2 3 C 16/44
H 0 1 L 21/3065
21/31
H 0 5 H 1/00
1/46

C 2 3 C 16/44
H 0 1 L 21/31
H 0 5 H 1/00
1/46
H 0 1 L 21/302

J 4 K 0 3 0
C 5 F 0 0 4
A 5 F 0 4 5
M
N

審査請求 有 請求項の数 3 O L (全 8 頁)

(21) 出願番号

特願平11-348928

(22) 出願日

平成11年12月8日 (1999.12.8)

(71) 出願人 597114926

株式会社半導体先端テクノロジーズ
神奈川県横浜市戸塚区吉田町292番地

(72) 発明者 平瀬 征基

神奈川県横浜市戸塚区吉田町292番地 株
式会社半導体先端テクノロジーズ内

(72) 発明者 富山 智彦

神奈川県横浜市戸塚区吉田町292番地 株
式会社半導体先端テクノロジーズ内

(74) 代理人 100082175

弁理士 高田 守 (外2名)

最終頁に続く

(54) 【発明の名称】 プラズマCVD装置のチャンバークリーニング方法およびプラズマCVD装置

(57) 【要約】

【課題】 固定高周波整合回路を有するプラズマCVD装置のチャンバークリーニングにおいて、装置内壁の付着物をプラズマを用いてクリーニング行う際にCVDチャンバー圧力制御バルブの開度を固定したうえで、高周波電力の反射電力の変化をモニターすることでクリーニングの終点検知を行い、適切な時間でクリーニングを実施することにより、半導体製造設備の稼働率とスループットを高く維持し、かつ半導体装置の歩留まり低下を防止する。

【解決手段】 固定高周波整合回路を有するプラズマCVD装置において、チャンバー内壁の付着物をプラズマを用いてクリーニングする際に、CVDチャンバー圧力制御バルブの開度を固定したうえで、高周波電力の反射電力をモニターすることにより、クリーニングの終点を検出する。

